

IRES²プロジェクト研究計画書(2026年度)

系・センター名 電気・電子情報工学系

氏 名 後藤 正英

■新規 継続

研究課題	フレキシブルCMOSイメージセンサの研究		
研究目的	<p>(IRES²の研究テーマとの関連, および施設・設備使用目的を明らかに)</p> <p>本研究では、高精細・高フレームレートなどCMOSイメージセンサ本来の高い性能を有し、かつ自由に曲げることのできるイメージセンサを目指して、半導体単結晶シリコン(Si)の薄片化・転写技術によるフレキシブルCMOSイメージセンサの実現に取り組む。LSI工場におけるCMOSデバイスの作製やSi基板エッチング等の後加工技術により研究開発が可能となる。</p>		
研究計画及び方法	<p>(過去の経過, 研究準備状況等)</p> <p>申請者はこれまでにSOIウェハ上に形成したCMOSイメージセンサを 11 μm以下まで薄くする技術を開発し、レンズの結像面にあわせて曲率半径25 mm以下の球面状に湾曲させて、撮像動作やレンズ収差補正効果の実証に成功した。薄片化・転写を含むデバイス作製要素技術やイメージセンサ評価技術は構築できており、十分に研究準備ができています。</p> <p>(今後の研究計画及び方法, 利用希望設備など, IRES²教員と打合せている場合はその状況)</p> <p>本研究ではこれまでの知見を生かして、LSI工場にてSOIウェハを用いてCMOS集積回路やイメージセンサを薄片化・転写する技術を構築する。さらに柔軟基板を導入するとともにフレキシブル配線の実装技術を開発し、形状可変なCMOSイメージセンサの作製・評価に取り組む。</p>		
IRES ² 内で研究プロジェクトを行う理由	<p>本研究の遂行には、CMOS集積回路やイメージセンサを試作する前工程の製造装置、Si基板エッチング装置等の後加工装置、半導体パラメータアナライザ等の特性評価装置が必要であり、IRES²/VBLの実験設備の利用が必要不可欠である。</p>		
研究組織	研究者氏名	所属・職名	役割分担
	(研究代表者は氏名の後ろに◎を付す) 後藤 正英 ◎	電気・電子情報工学系・特定教授	イメージセンサの設計・作製・評価
研究期間: 2026年 4月 ~ 2029年 3月(原則として3年間)			
(研究期間の始期は、研究を開始した年を記入する。終期は原則として、開始した年から3年後を記入する。) ※ARIM登録設備を利用される場合は、別途半導体基盤プラットフォーム推進室へ事前に相談願います。 (連絡先)内線:7132, E-mail: arim-support@eiiris.tut.ac.jp			