



窒化物半導体電子デバイスの プロセス開発とシステム応用

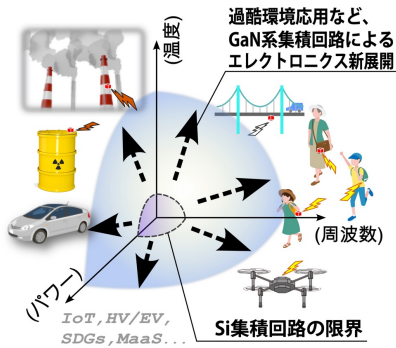


プロジェクトメンバー：総合教育院（電気・電子情報工学系兼務）岡田 浩

7 エネルギーをみんなに
そしてクリーンに

11 住み続けられる
まちづくりを

背景：パワーエレクトロニクス向けの新規半導体デバイス



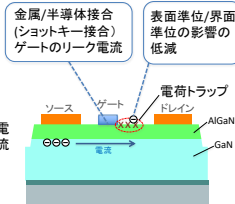
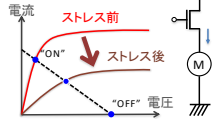
エレクトロニクスは現代の社会の基盤である。半導体デバイスの革新は、パワーエレクトロニクスだけでなく、高周波応用や高温環境など、従来エレクトロニクスの限界を超えるポテンシャルがある。

窒化物半導体トランジスタの特徴

- 高い絶縁耐力($E_{Si} \sim 0.3\text{MV/cm}$, $E_{GaN} \sim 2\text{MV/cm}$)により低いオン抵抗による**高効率**、**小型**・**冷却機構不要なパワー変換デバイス**が可能。
- バンドギャップが広く($E_g^{\text{GaN}} = 3.4\text{ eV}$, $E_g^{\text{Si}} = 1.1\text{ eV}$)、高温、放射線環境などで動作する**耐環境性デバイス**の可能性。

GaNトランジスタの課題

- 電流コラプスの改善
- ゲートリーク低減
- ノーマリーオフ化

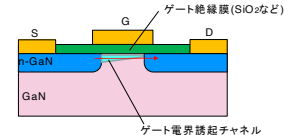


本プロジェクトの狙いとアプローチ

本プロジェクトでは、GaN材料の特性を生かした、高効率電力変換特性を有する絶縁ゲート型トランジスタおよび集積回路の実現に向けた検討を行う。

ゲート絶縁膜を有するMISゲート構造で期待されるメリット

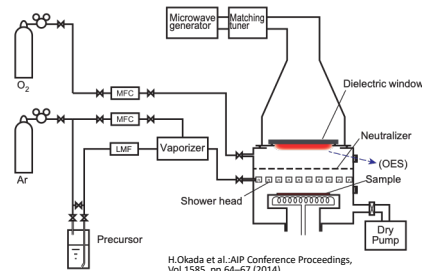
- 高温動作化
- 適切な絶縁体/半導体界面の形成により、界面トラップ低減、**動作安定化**
- Si集積回路技術のノウハウをGaN系集積回路へ展開



検討のポイント

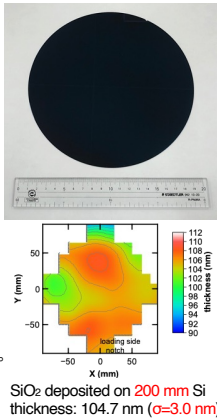
- パワーデバイス应用到に適した絶縁体薄膜の低ダメージ堆積技術の開発
- 過酷環境エレクトロニクスに向けた窒化物半導体集積回路の検討

低ダメージな絶縁膜堆積プロセス

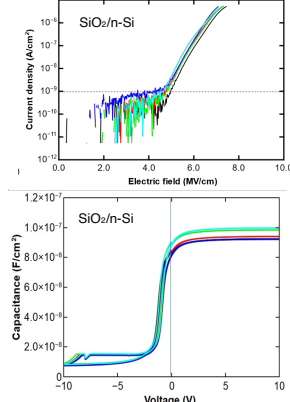


- 表面波プラズマにより、プラズマ領域と化学気相堆積領域を分離。
- 原料プリカーサーやガスの選択により、SiN, SiO₂など種々の薄膜堆積が可能。
- 表面波プラズマ部を開発した企業(アリエスリサーチ社)との共同研究。

8インチSiウエハに堆積したSiO₂

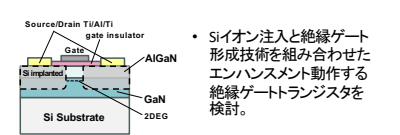


SiO₂/n-Si MOSキャパシタの特性

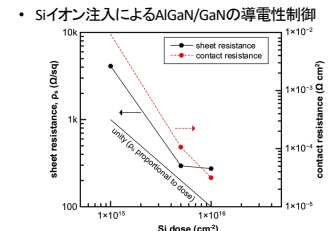


エンハンスメント動作絶縁ゲート型トランジスタ

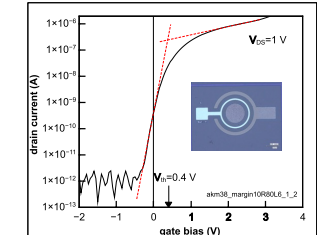
窒化物半導体(AIGaN/GaN) 絶縁ゲートHEMTトランジスタへの適用例



- Siイオン注入と絶縁ゲート形成技術を組み合わせたエンハンスメント動作する絶縁ゲートトランジスタを検討。



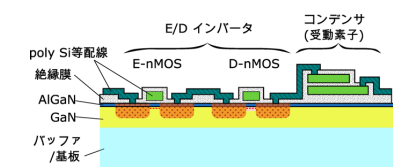
トランジスタの試作と評価



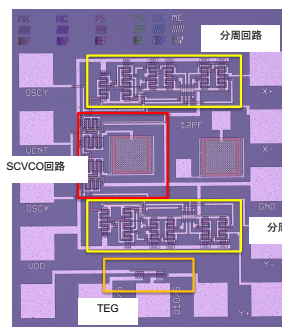
- Siイオン注入と絶縁ゲート形成技術を組み合わせたエンハンスメント動作する絶縁ゲートトランジスタを試作し、閾値電圧が正($V_{th} > 0$)のエンハンスメント動作に成功した。

GaN集積回路にむけた検討

超小型超音波モーター駆動に向けたGaN集積回路の検討



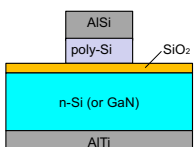
- 高速動作が期待されるAlGaN/GaN界面の2次元電子ガス(2DEG)をチャネルに用いたトランジスタを活用した集積回路の検討。
- GaNの高速性を生かしたGaN nチャネル集積回路の設計を開始。
- ターゲットとして、超小型超音波モーターを駆動する電圧制御ソース結合発振回路(Source-Coupled Voltage Controlled Oscillator)をGaN集積回路を前提にnMOS回路で設計し、Siプロセスで原理検証する。



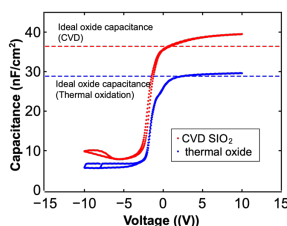
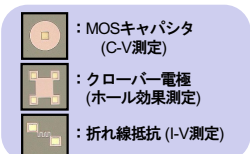
本学LSI工場で作成した、超音波モーター駆動用のソース結合発振回路および分周回路の顕微鏡写真

- 4" Siウエハ上に設計した発振回路および分周回路を作製し、発振動作と周波数制御特性が確認できた。
- デバイスパラメータの抽出を行い、窒化物半導体への展開を検討。

poly-Siゲート窒化物半導体MOSトランジスタの検討



- 作製プロセス
- SiO₂(ゲート酸化膜)形成
 - poly-Si堆積 (CVD)
 - poly-Siへのイオン注入
 - RIE poly-Siパターン形成
 - 電極形成



- GaN系デバイスでは金属ゲートが一般的である。Si集積回路ではpoly-Siゲートを活用したセルフアライメント技術など、集積回路形成に適したプロセスを可能としている。
- poly-Siゲート構造形成に重要なイオン注入、活性化、ドライエッチング(RIE)などの工程の適用可能性について、poly-Siを用いた基本MOS構造で検討した。
- イオン注入後の低温(600°C)の活性化プロセスを検討し、C-V特性評価から、良好なMOS特性を得るなど、poly-Siゲート構造の有用性を見いだした。GaN MOS構造についても検討中。

まとめと展望

- 低ダメージな絶縁膜堆積方法の検討**
 - 低ダメージな絶縁膜堆積が期待される新しいVASECVD法によるSiO₂を成膜し、3MV/cmの電界で $1 \times 10^{19}\text{ A/cm}^2$ の低リーク電流特性の良好な絶縁膜形成が確認された。
- AlGaN/GaN HEMTのMISゲート型トランジスタの検討**
 - ASECVD法によるリーク電流が低く、良好な絶縁体/半導体界面特性をもつSiO₂膜形成技術を開発した。本手法によるゲート絶縁膜を有するAlGaN/GaNトランジスタを作製し、トランジスタ動作を確認した。
- エンハンスメント動作絶縁ゲート型トランジスタ**
 - Siイオン注入と絶縁ゲート形成技術を組み合わせたエンハンスメント動作する絶縁ゲートトランジスタを試作し、閾値電圧が正($V_{th} > 0$)のエンハンスメント動作に成功した。
- GaN集積回路の検討**
 - Si集積回路技術に応用したGaNモノリシックE/Dインバータで構成した電圧制御ソース結合発振回路を設計し、Siウエハ上に試作した回路で基本動作を確認した。
 - 集積回路化に向けたpoly-Siゲート構造を基本MOS構造で検討し、有用性を検証した。GaN MOSへの展開を進めている。

本プロジェクトに関する
問い合わせ先
okada@las.tut.ac.jp

技術を究め、技術を創る

国立大学法人 豊橋技術科学大学

